

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

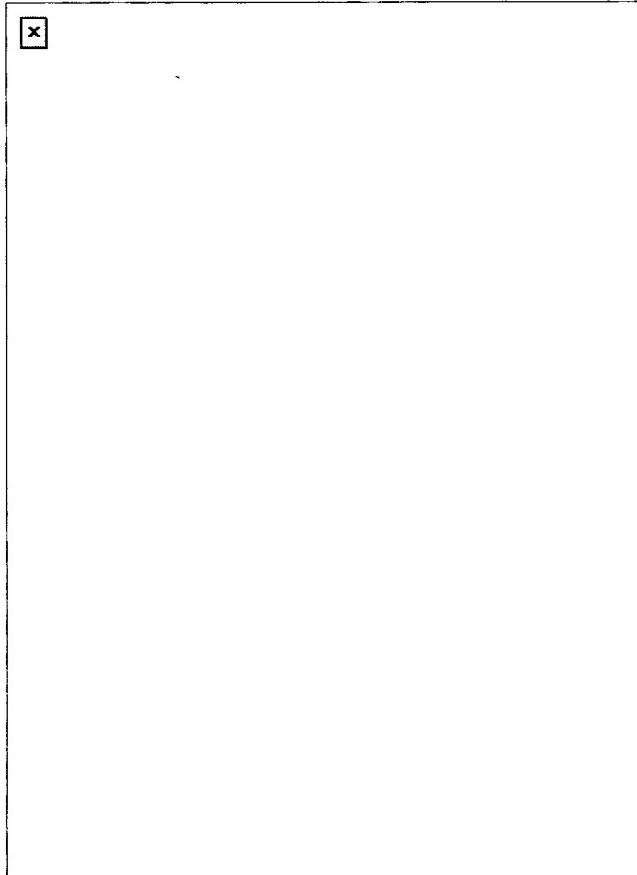
ELECTRON GENERATION DEVICE, PICTURE DISPLAY DEVICE, AND THEIR DRIVING CIRCUIT AND DRIVING METHOD

Patent number: JP10039825
Publication date: 1998-02-13
Inventor: YAMAZAKI TATSURO; SUZUKI HIDETOSHI
Applicant: CANON INC
Classification:
- **international:** G09G3/22; G09G3/20; H01J31/12; H04N5/66
- **european:**
Application number: JP19960193316 19960723
Priority number(s):

Abstract of JP10039825

PROBLEM TO BE SOLVED: To provide a driving circuit of a picture display device, an electron generation device and a picture display device using it, and a driving method for them in which a frequency of a clock signal and an operation frequency of a pulse width modulation circuit are low, structure is simple, power consumption is small, and which can be manufactured inexpensively.

SOLUTION: This device has first pulse width signal output means 6, 7, 10, 11, 15 and second pulse width signal output means 4, 5, 8, 9, 14. The second pulse width signal output means output a binary signal combined with voltage V1 and voltage V2 in accordance with a luminance signal S4. The first pulse width signal output means output a signal in which the binary signal is sectioned with the prescribed pulse width being larger than the pulse width of the binary signal to a data wiring 1004.



Data supplied from the **esp@cenet** database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-39825

(43) 公開日 平成10年(1998)2月13日

(51) Int.Cl. ⁶	識別記号	序内整理番号	F I	技術表示箇所
G 0 9 G	3/22	4237-5H	G 0 9 G	3/22
	3/20	4237-5H		3/20
H 0 1 J	31/12		H 0 1 J	31/12
H 0 4 N	5/66		H 0 4 N	5/66
// G 0 9 G	5/00	5 2 0	G 0 9 G	5/00
				5 2 0 J

審査請求 未請求 請求項の致10 OL (全 23 頁)

(21) 出願番号 特願平8-193316

(22)出願日 平成8年(1996)7月23日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 山崎 達郎

東京都大田区下丸子3丁目30番2号キヤノ

内会社株式会社

(72)発明者 値 英俊

東京都大田区下丸子3丁目30番2号キャノン

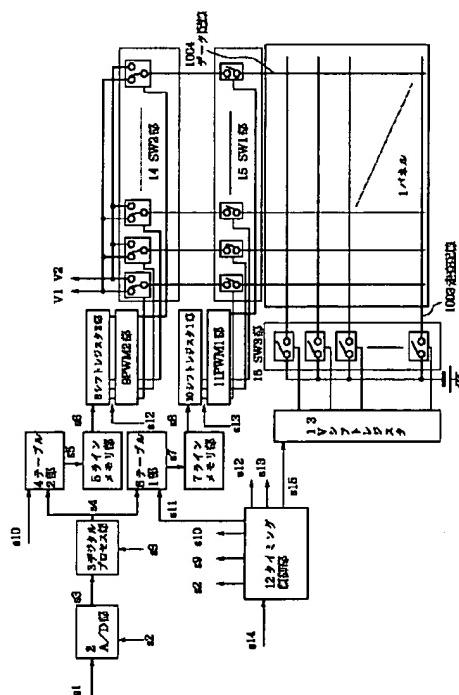
内会社株式会社

(54) 【発明の名称】 電子発生装置、画像表示装置およびそれらの駆動回路、駆動方法

(57) 【要約】

【課題】 クロック信号の周波数やパルス幅変調回路の動作周波数が小さく、構成が簡単で、ひいては消費電力が小さく、低コストで作製できる画像表示装置の駆動回路、それを用いた電子発生装置、画像表示装置およびそれらの駆動方法を提供する。

【解決手段】 第1のパルス幅信号出力手段(6, 7, 10, 11, 15)と第2のパルス幅信号出力手段(4, 5, 8, 9, 14)がある。第2のパルス幅信号出力手段は、輝度信号(S4)に応じて、電圧V1と電圧V2を組み合わせた2値信号を出力する。第1のパルス幅信号手段は、前記2値信号をさらに前記2値信号よりパルス幅の大きい所定のパルス幅で切り込んでデータ配線(1004)に出力する。



【特許請求の範囲】

【請求項1】 輝度信号に応じて高電圧がV1で低電圧がV2である2値信号を出力する第2のパルス幅信号出力手段と、前記輝度信号に応じて前記2値信号を所定のパルス幅で切り込む第2のパルス幅信号出力手段を有することを特徴とする画像表示装置の駆動回路。

【請求項2】 前記所定のパルス幅は、前記2値信号のパルス幅より大きい請求項1に記載の駆動回路。

【請求項3】 ある画素を同一パルス幅で前記電圧V2と前記電圧V1とで発光させたとき、前記電圧V2で発光させたときの輝度は、前記電圧V1で発光させたときの輝度の($k+1$)/ k (k は任意の自然数)倍に等しい請求項1または2に記載の駆動回路。

【請求項4】 前記第2のパルス幅信号出力手段は、第2のメモリを備え、A/D変換器がデジタル化した輝度信号を前記第2のメモリにアドレス入力して特定の値を出し前記2値信号を発生させ、前記第1のパルス幅信号出力手段は、第1のメモリを備え、A/D変換器がデジタル化した輝度信号を前記第1のメモリにアドレス入力して特定の値を出し前記2値信号を所定のパルス幅で切り込む請求項1～3のいずれか1項に記載の駆動回路。

【請求項5】 複数の電子放出素子を複数のデータ配線と複数の走査配線でマトリックス配線したマルチ電子ビーム源と、請求項1～4のいずれか1項に記載の駆動回路と、前記第1のパルス幅信号出力手段が前記2値信号を所定のパルス幅で切り込んだ信号を前記データ配線に出力し、前記走査配線に順次選択信号と非選択信号を切り替えて出力する手段を有することを特徴とする電子発生装置。

【請求項6】 前記電子放出素子は、表面伝導型放出素子である請求項5に記載の電子発生装置。

【請求項7】 電子の照射によって励起発光する蛍光板と、請求項5または6に記載の電子発生装置を有することを特徴とする画像表示装置。

【請求項8】 複数の画素を複数の走査配線と複数のデータ配線でマトリックス配線した画像表示装置の駆動方法において、

輝度信号に応じて高電圧がV1で低電圧がV2である2値信号を出力する段階と、前記輝度信号に応じて前記2値信号を所定のパルス幅で切り込む段階を有することを特徴とする駆動方法。

【請求項9】 複数の電子放出素子を複数のデータ配線と複数の走査配線でマトリックス配線したマルチ電子ビーム源を有する電子発生装置の駆動方法において、輝度信号に応じて高電圧がV1で低電圧がV2である2値信号を出力する段階と、前記輝度信号に応じて前記2値信号を所定のパルス幅で切り込む段階を有することを特徴とする駆動方法。

【請求項10】 複数の電子放出素子を複数のデータ配

線と複数の走査配線でマトリックス配線したマルチ電子ビーム源を有する電子発生装置と、電子の照射によって励起発光する蛍光板を有する画像表示装置に、請求項9に記載の電子発生装置の駆動方法を用いる画像表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、画像表示装置の駆動回路、それを用いた電子発生装置、画像表示装置およびそれらの駆動方法に関する。

【0002】

【従来の技術】近年、薄型大画面表示装置の研究開発が盛んに行われている。本発明者は、薄型大画面表示装置として、冷陰極を電子放出素子に用いた研究を行っている。

【0003】電子放出素子として熱陰極素子と冷陰極素子の2種類が知られている。このうち冷陰極素子では、たとえば表面伝導型放出素子や、電界放出型素子(以下FE型と記す)や、金属／絶縁層／金属型放出素子(以下MIM型と記す)、などが知られている。

【0004】表面伝導型放出素子としては、たとえば、M. I. Elinson, Radio Engng. Electron Phys., 10, 1290, (1965) や、後述する他の例が知られている。

【0005】表面伝導型放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより電子放出が生ずる現象を利用するものである。この表面伝導型放出素子としては、前記エリンソン等によるSnO₂薄膜を用いたものの他に、Au薄膜によるもの

[G. Dittmer: "Thin Solid Films", 9, 317 (1972)] や、In₂O₃/SnO₂薄膜によるもの [M. Hartwell and C. G. Fonstad: "IEEE Trans. ED Conf.", 519 (1975)] や、カーボン薄膜によるもの [荒木久他: 真空、第26巻、第1号、22 (1983)] 等が報告されている。

【0006】これらの表面伝導型放出素子の素子構成の典型的な例として、図19に前述のM. Hartwellによる素子の平面図を示す。同図において、3001は基板で、3004はスパッタで形成された金属酸化物よりなる導電性薄膜である。導電性薄膜3004は図示のようにH字形の平面形状に形成されている。該導電性薄膜3004に後述の通電フォーミングと呼ばれる通電処理を施すことにより、電子放出部3005が形成される。図中の間隔Lは、0.5～1 [mm], Wは、0.1 [mm]で設定されている。尚、図示の便宜から、電子放出部3005は導電性薄膜3004の中央に矩形の形状で示したが、これは模式的なものであり、実際の電子放出部の位置や形状を忠実に表現しているわけではない。

【0007】M. Hartwellらによる素子をはじめとして上述の表面伝導型放出素子においては、電子放出を行う前に導電性薄膜3004に通電フォーミングと呼ばれる通電処理を施すことにより電子放出部3005を形成するのが一般的であった。すなわち、通電フォーミングとは、前記導電性薄膜3004の両端に一定の直流電圧、もしくは、例えば1V/分程度の非常にゆっくりとしたレートで昇圧する直流電圧を印加して通電し、導電性薄膜3004を局所的に破壊もしくは変形もしくは変質せしめ、電気的に高抵抗な状態の電子放出部3005を形成することである。尚、局所的に破壊もしくは変形もしくは変質した導電性薄膜3004の一部には、亀裂が発生する。前記通電フォーミング後に導電性薄膜3004に適宜の電圧を印加した場合には、前記亀裂附近において電子放出が行われる。

【0008】また、FE型の例は、たとえば、W. P. Dyke & W. W. Dolan, "Field emission", Advance in Electro n Physics, 8, 89 (1956) や、あるいは、C. A. Spindt, "Physical properties of thin-film field emission cathodes with molybdenum cones", J. Appl. Phys., 47, 5248 (1976) などが知られている。

【0009】FE型の素子構成の典型的な例として、図20に前述のC. A. Spindtらによる素子の断面図を示す。同図において、3010は基板で、3011は導電材料よりなるエミッタ配線、3012はエミッタコーン、3013は絶縁層、3014はゲート電極である。本素子は、エミッタコーン3012とゲート電極3014の間に適宜の電圧を印加することにより、エミッタコーン3012の先端部より電界放出を起こせるものである。

【0010】また、FE型の他の素子構成として、図20のような積層構造ではなく、基板上に基板平面とほぼ平行にエミッタとゲート電極を配置した例もある。

【0011】また、MIM型の例としては、たとえば、C. A. Mead, "Operation of tunnel-emission Devices", J. A pp1. Phys., 32, 646 (1961) などが知られている。MIM型の素子構成の典型的な例を図21に示す。同図は断面図であり、図において、3020は基板で、3021は金属よりなる下電極、3022は厚さ100オングストローム程度の薄い絶縁層、3023は厚さ80~300オングストローム程度の金属よりなる上電極である。MIM型においては、上電極3023と下電極3021の間に適宜の電圧を印加することにより、上電極3023の表面より電子放出を起こせるものである。

【0012】上述の冷陰極素子は、熱陰極素子と比較して低温で電子放出を得ることができるため、加熱用ヒーターを必要としない。したがって、熱陰極素子よりも構造が単純であり、微細な素子を作成可能である。また、基板上に多数の素子を高い密度で配置しても、基板の熱溶融などの問題が発生しにくい。また、熱陰極素子がヒーターの加熱により動作するため応答速度が遅いのとは異なり、冷陰極素子の場合には応答速度が速いという利点もある。

【0013】このため、冷陰極素子を応用するための研究が盛んに行われてきている。

【0014】たとえば、表面伝導型放出素子は、冷陰極素子のなかでも特に構造が単純で製造も容易であることから、大面積にわたり多数の素子を形成できる利点がある。そこで、たとえば本出願人による特開昭64-31332号公報において開示されるように、多数の素子を配列して駆動するための方法が研究されている。

【0015】また、表面伝導型放出素子の応用については、たとえば、画像表示装置、画像記録装置などの画像形成装置や、荷電ビーム源、等が研究されている。

【0016】特に、画像表示装置への応用としては、たとえば本出願人によるUSP5, 066, 883号公報や特開平2-257551号公報や特開平4-28137号公報において開示されているように、表面伝導型放出素子と電子ビームの照射により発光する蛍光体とを組み合わせて用いた画像表示装置が研究されている。表面伝導型放出素子と蛍光体とを組み合わせて用いた画像表示装置は、従来の他の方式の画像表示装置よりも優れた特性が期待されている。たとえば、近年普及してきた液晶表示装置と比較しても、自発光型であるためバックライトを必要としない点や、視野角が広い点が優れていると言える。

【0017】また、FE型を多数個ならべて駆動する方法は、たとえば本出願人によるUSP4, 904, 895号公報に開示されている。また、FE型を画像表示装置に応用した例として、たとえば、R. Meyerより報告された平板型表示装置が知られている〔R. Meyer: "Recent Development on Microtips Display at LETI", Tech. Digest of 4th Int. Vacuum Microelectronics Conf., Nagahama, pp. 6~9 (1991)〕。また、MIM型を多数個並べて画像表示装置に応用した例は、たとえば本出願人による特開平3-55738号公報に開示されている。

【0018】また、本出願人は、上記従来技術に記載したもののはじめとして、さまざまな材料、製法、構造の冷陰極素子を試みてきた。さらに、多数の冷陰極素子を配列したマルチ電子ビーム源、ならびにこのマルチ電子ビーム源を応用した画像表示装置について研究を行って

きた。

【0019】そこで、本出願人は、特開平6-342636号公報に開示しているように、たとえば図22に示す電気的な配線方法によるマルチ電子ビーム源を試みてきた。すなわち、冷陰極素子を2次元的に多数個配列し、これらの素子を図示のようにマトリクス状に配線したマルチ電子ビーム源である。図中、4001は冷陰極素子を模式的に示したもの、4002は走査線、4003はデータ配線である。走査配線4002及びデータ配線4003は、実際には有限の電気抵抗を有するものであるが、図においては配線抵抗4004及び4005として示されている。上述のような配線方法を、単純マトリクス配線と呼ぶ。なお、図示の便宜上、 6×6 のマトリクスで示しているが、マトリクスの規模はむろんこれに限ったわけではなく、たとえば画像表示装置用のマルチ電子ビーム源の場合には、所望の画像表示を行うのに足りるだけの素子を配列し配線するものである。

【0020】冷陰極素子を単純マトリクス配線したマルチ電子ビーム源においては、所望の電子ビームを出力させるため、走査配線4002およびデータ配線4003に適宜の電気信号を印加する。たとえば、マトリクスの中の任意の1行の冷陰極素子を駆動するには、選択する行の走査配線4002には選択電圧 V_s を印加し、同時に非選択の行の走査配線4002には非選択電圧 V_{ns} を印加する。これと同期して列方向配線4003に電子ビームを出力するための駆動電圧 V_e を印加する。この方法によれば、配線抵抗4004および4005による電圧降下を無視すれば、選択する行の冷陰極素子には、 $V_e - V_s$ の電圧が印加され、また非選択行の冷陰極素子には $V_e - V_{ns}$ の電圧が印加される。 V_e 、 V_s 、 V_{ns} を適宜の大きさの電圧にすれば選択する行の冷陰極素子だけから所望の強度の電子ビームが出力されるはずであり、また列方向配線の各々に異なる駆動電圧 V_e を印加すれば、選択する行の素子の各々から異なる強度の電子ビームが出力されるはずである。また、駆動電圧 V_e を印加する時間の長さを変えれば、電子ビームが出力される時間の長さも変えることができるはずである。

【0021】したがって、冷陰極素子を単純マトリクス配線したマルチ電子ビーム源はいろいろな応用可能性があり、たとえば画像情報に応じた電気信号を適宜印加すれば、画像表示装置用の電子源として好適に用いることができる。

【0022】このような2次元平面上に複数個配列した表示セルを単純マトリクス配線電極に接続した画像表示パネルにTV信号などの画像信号を表示する場合、1ライン毎にそのラインを構成する表示セル行に対し対応する輝度(PWM)信号を一斉に出力し、垂直走査ドライバー手段により、発光ラインを順次選択する構成がある。

【0023】例えば特公昭61-38475号公報(米

井 博、三洋電氣株式会社)などで、LEDパネルなどにおける線順次・PWM駆動の变形例が開示されている。

【0024】図23(a)に、輝度信号をパルス幅信号に変換するPWM部の簡単な構成例を示す。A/D変換手段で必要階調数にデジタル化された輝度データ s_{21} は、 s_t 信号 s_{22} により、ダウンカウンタ21にプリセットされ $c1k$ で s_{24} にてカウントダウンされる。また、SRフリップフロップ22は、 s_t 信号 s_{22} によりPWM(パルス幅変調)出力 s_{25} を発生しダウンカウンタ21のボロー信号 s_{23} で出力を終える。図23(b)におよそのタイミングを示す。

【0025】

【発明が解決しようとする課題】しかしながら、前述したLEDの駆動方法を冷陰極素子を単純マトリクス配線したマルチ電子ビーム源に用いた場合は、実際には以下に述べるような問題が発生していた。

【0026】従来技術の説明で述べたように、輝度階調をPWM方式で発生し、線順次で駆動する場合発生する階調の1ステップは、PWM部に入力する $c1k$ 信号(図23の s_{24})の1クロック分であり、入力画像信号の水平周波数が高くなる程、そして階調数が増加する程、PWM部に入力する $c1k$ 信号の周波数が高くなりPWM部の動作周波数も高くなる。

【0027】また一方、表示セルの発光輝度効率がすべてのセルで同じとは限らず、発光輝度効率を補正する場合もある。この場合には、必要な階調数は、効率補正分増加することになり、PWM部入力 $c1k$ 信号およびPWM部動作周波数はさらに高くなる。

【0028】PWM部入力 $c1k$ 信号およびPWM部動作周波数の増加は、駆動回路規模の増大及び消費電力の増大につながり、画像表示装置を構成する上で好ましくない。

【0029】そこで、以上の問題を解決し、クロック信号の周波数やパルス幅変調回路の動作周波数が小さく、構成が簡単で、ひいては消費電力が小さく、低コストで作製できる駆動回路、それを用いた電子発生装置、画像表示装置およびそれらの駆動方法を提供することを本発明の目的とする。

【0030】

【課題を解決するための手段】以上に挙げた問題を解決するために、本発明者が鋭意努力した結果、以下の発明を得た。すなわち、本発明の画像表示装置の駆動回路は、輝度信号に応じて高電圧が V_1 で低電圧が V_2 である2値信号を出力する第2のパルス幅信号出力手段と、前記輝度信号に応じて前記2値信号を所定のパルス幅で切り込む第2のパルス幅信号出力手段を有することを特徴とする。ここで、前記所定のパルス幅は、前記2値信号のパルス幅より大きいといい。また、ある画素を同一パルス幅で前記電圧 V_2 と前記電圧 V_1 とで発光させた

とき、前記電圧V2で発光させたときの輝度は、前記電圧V1で発光させたときの輝度の $(k+1)/k$ (kは任意の自然数)倍に等しいといい。また、前記第2のパルス幅信号出力手段は、第2のメモリを備え、A/D変換器がデジタル化した輝度信号を前記第2のメモリにアドレス入力して特定の値を出力し前記パルス幅信号を発生させ、前記第1のパルス幅信号出力手段は、第1のメモリを備え、A/D変換器がデジタル化した輝度信号を前記第1のメモリにアドレス入力して特定の値を出力し前記パルス幅信号を所定のパルス幅で切り込むといい。

【0031】さらに、本発明を電子発生装置とすることができる。すなわち、本発明の電子発生装置は、複数の電子放出素子を複数のデータ配線と複数の走査配線でマトリックス配線したマトリックス配線したマルチ電子ビーム源と、前記駆動回路と、前記第1のパルス幅信号出力手段が前記2値信号を所定のパルス幅で切り込んだ信号を前記データ配線に出力し、前記走査配線に順次選択信号と非選択信号を切り替えて出力する手段を有することを特徴とする。ここで、前記電子放出素子は、表面伝導型放出素子であるといい。また、本発明は、画像表示装置の発明をも包含する。すなわち、本発明の画像表示装置は、電子の照射によって励起発光する蛍光板と、前記電子発生装置を有することを特徴とする。

【0032】さらに、本発明は、画像表示装置と電子発生装置の駆動方法をも包含する。すなわち本発明の画像表示装置の駆動方法は、複数の画素を複数の走査配線と複数のデータ配線でマトリックス配線した画像表示装置の駆動方法において、輝度信号に応じて高電圧がV1で低電圧がV2である2値信号を出力する段階と、前記輝度信号に応じて前記2値信号を所定のパルス幅で切り込む段階を有することを特徴とする。また、本発明の電子発生装置の駆動方法は、複数の電子放出素子を複数のデータ配線と複数の走査配線でマトリックス配線したマルチ電子ビーム源を有する電子発生装置の駆動方法において、輝度信号に応じて高電圧がV1で低電圧がV2である2値信号を出力する段階と、前記輝度信号に応じて前記2値信号を所定のパルス幅で切り込む段階を有することを特徴とする。

【0033】本発明は、表面伝導型放出素子を電子放出素子に用いた電子発生装置や画像表示装置に限らず、FET型素子やMIM型素子を用いた電子発生装置や画像表示装置にも用いることができる。また、発明の思想が同じなら、LED、ELなどを用いた一般の画像表示装置にも用いることができる。

【0034】また、本発明は、データ配線に制御電流源を接続した電流駆動にも適用できる。このとき、列配線の電位はフローティングでも接地電位でもいい。

【0035】また、電子放出素子が表面伝導型放出素子のとき、図15の素子電圧 V_f と放出電流 I_e の特性から、放出電流 I_e が $I_e \propto I_e : k : k+1$ になる

ように素子電圧 V_f をそれぞれ V_{f1}, V_{f2} となるように定めるのがいい。

【0036】

【発明の実施の形態】

〔実施形態1〕図1に、本発明の画像表示装置の構成を示す。1は画像表示パネルであり表示セルが走査配線である行方向配線1003とデータ配線である列方向配線1004により単純マトリックス状に配線されている。

【0037】入力画像信号 s_1 は、A/Dコンバーター2において、タイミング制御部12からのサンプリングクロックにより、必要な階調数でデジタル化され、デジタルプロセス部3に画像の輝度データ s_3 を送る。デジタルプロセス部3は、ガンマ処理や、輪郭強調やノイズ抑制のためのデジタルフィルター処理を行い、4、6のテーブルメモリに送られる。輝度データ s_4 はテーブルメモリで決められた関係で各々変換されたデータ s_5, s_7 となり線順次駆動のための1ラインメモリ5、7を経て第1のPWMデータ s_8 、第2のPWMデータ s_6 としてシフトレジスタ10、8へ送られる。

【0038】1行の画素数分のPWMデータは、同時にシフトレジスタ8、10からPWM部9、11にロードされ各々データの大きさに比例した長さのパルスを出力し、14SW1部および15SW2部のON/OFFを制御する。2つのPWM部9、11からの出力は、同時に発生するようにタイミング制御部12からのタイミング信号 s_{12}, s_{13} により制御される。14SW1部及び15SW2部の2つのPWM部によるON/OFF制御で、1パネルの列方向配線にバイアス電圧を与えることで水平ドライバーが構成されている。

【0039】垂直ドライバーは、タイミング制御部12からの垂直スタートパルス信号 s_{15} をシフトレジスタ13が、SW3部16を介し順次ライン走査信号を行方向配線に与えている。これらの様子を図2に示す。

【0040】本実施形態に於いては、データ配線電極バイアスV1、V2は、同一時間幅で選択されたときの表示セルの輝度が $(k+1)/k$ となるように設定されている(k は複数の自然数)。テーブルメモリ4、6は、非図示の制御信号により、複数の k のテーブルの内の1つが選択される。また同じく非図示の制御手段により選択された k に対応するバイアス電圧にV1、V2は設定される。

【0041】表1に、 $k=1, 2$ の時のテーブル設定例を示す。

【0042】輝度データが、テーブルメモリのアドレスに相当し、表の値がアドレスに対応する出力である。表からわかるようにテーブル2の出力がテーブル1の出力より大きくなることはなく、従いPWM2部からの出力パルス幅がPWM1部からの出力パルスより長くなることはない。

【0043】表1を見ると輝度データに比べ、各テーブ

ルからの出力が $k = 1$ の時は約 $1/2$ に、 $k = 2$ のときは約 $1/3$ になっていることが判る。このことは、輝度データ数と同階調を得るために PWM 部の動作 $c 1 k$ をデータが小さくなつた割合で遅く出来ることを意味して

いる。

【0044】

【表1】

表1

輝度データ	$k = 1$		$k = 2$	
	table1	table2	table1	table2
0	0	0	0	0
1	1	0	1	0
2	1	1	1	1
3	2	1	2	0
4	2	2	2	1
5	3	2	2	2
6	3	3	3	1
7	4	3	3	2
8	4	4	3	3
9	5	4	4	2
10	5	5	4	3
11	6	5	4	4
12	6	6	5	3
13	7	6	5	4
14	7	7	5	5
15	8	7	6	4
⋮	⋮	⋮	⋮	⋮

【0045】また図3に、 k 値をパラメータとした輝度データと表示セルの相対発光輝度の関係を示す。 k 値が大きくなるほど階調数が増加することが判る。このことより、PWM部の動作 $c 1 k$ が同じなら階調数を増加させることが出来る。

【0046】〔実施形態2〕図4に実施形態2のおよその構成を示す。

【0047】ROM18には、各表示セルの発光効率を補正するための補正データが格納されており、A/D2からの輝度データ s_3 と同期するように、タイミング制御部12からの信号 s_{16} により、補正データ s_{17} を発生する。

【0048】乗算器17は、輝度データ s_3 と補正データ s_{17} を掛け算し、効率補正された輝度データ s_4 をテーブルメモリ4、6に出力する。後の動作は、実施形態1と同じである。

【0049】従来であるならば、補正データビット分 PWM部のカウンターの規模が大きくなり、PWM部動作クロックも補正データビット倍、周波数が高くなってしまうが、本実施形態では、 k の値を補正データビット数

に応じて適当に変化させることにより、PWM部のカウンターの規模も PWM部動作クロックも補正が無い場合と同じでよい。

【0050】〔実施形態3〕図5に実施形態3の構成を示す。実施形態2同様各表示セルの発光効率を補正するための応用例であるが、実施形態2のように補正を輝度データと掛け算し、輝度データに重畠したのち分離してそれぞれのPWM部を制御するのではなく、直接ROM18の補正データによりV1、V2を選択するSW部のON/OFF制御する応用例である。

【0051】ROM18には、各表示セルの発光効率を補正するための補正データが格納されており、シフトレジスタ8を経て分周比コントローラー19に送られる。分周比コントローラー19は、図6に示すようにロードされたデータに応じて分周比を変えるものである。但し、ハイの期間は1クロックのみで、周波数だけが遅くなるduty可変型の分周器である。

【0052】この分周比コントローラー19による制御で、水平ドライバーの出力は、図6にしめすように、V1の振幅の輝度データによるPWMパルスの上に与えら

れた補正データの分周パルスが重畳された波形となる。この重畳分周比を変えることで補正のための階調を輝度データの階調とは独立して発生させることができる。

【0053】〔表示パネルの実施形態〕

(表示パネルの構成と製造方法) 次に、本発明を適用した画像表示装置の表示パネルの構成と製造法について、具体的な例を示して説明する。図7は、実施例に用いた表示パネルの斜視図であり、内部構造を示すためにパネルの1部を切り欠いて示している。図中、1005はリアプレート、1006は側壁、1007はフェースプレートであり、1005～1007により表示パネルの内部を真空に維持するための気密容器を形成している。気密容器を組み立てるにあたっては、各部材の接合部に十分な強度と気密性を保持させるため封着する必要があるが、たとえばフリットガラスを接合部に塗布し、大気中あるいは窒素雰囲気中で、摄氏400～500度で10分以上焼成することにより封着を達成した。気密容器内部を真空に排気する方法については後述する。

【0054】リアプレート1005には、基板1001が固定されているが、該基板上には冷陰極素子1002がN×M個形成されている(N, Mは2以上の正の整数であり、目的とする表示画素数に応じて適宜設定される。たとえば、高品位テレビジョンの表示を目的とした表示装置においては、N=3000, M=1000以上の数を設定することが望ましい。本実施例においては、N=3072, M=1024とした。)。前記N×M個の冷陰極素子は、M本の走査配線である行方向配線1003とN本のデータ配線である列方向配線1004により単純マトリクス配線されている。前記、1001～1004によって構成される部分をマルチ電子ビーム源と呼ぶ。尚、マルチ電子ビーム源の製造方法や構造については、後で詳しく述べる。

【0055】本実施例においては、気密容器のリアプレート1005にマルチ電子ビーム源の基板1001を固定する構成としたが、マルチ電子ビーム源の基板1001が十分な強度を有するものである場合には、気密容器のリアプレートとしてマルチ電子ビーム源の基板1001自体を用いてもよい。

【0056】また、フェースプレート1007の下面には、蛍光膜1008が形成されている。本実施例はカラー表示装置であるため、蛍光膜1008の部分にはCRTの分野で用いられる赤、緑、青、の3原色の蛍光体が塗り分けられている。各色の蛍光体は、たとえば図7の(A)に示すようにストライプ状に塗り分けられ、蛍光体のストライプの間には黒色の導電体1010が設けてある。黒色の導電体1010を設ける目的は、電子ビームの照射位置に多少のずれがあつても表示色にずれが生じないようにする事や、外光の反射を防止して表示コントラストの低下を防ぐ事、電子ビームによる蛍光膜のチャージアップを防止する事などである。黒色の導電体1

10には、黒鉛を主成分として用いたが、上記の目的に適するものであればこれ以外の材料を用いても良い。また、3原色の蛍光体の塗り分け方は前記図8(A)に示したストライプ状の配列に限られるものではなく、たとえば図8(B)に示すようなデルタ状配列や、それ以外の配列であつてもよい。なお、モノクロームの表示パネルを作成する場合には、単色の蛍光体材料を蛍光膜1008に用いればよく、また黒色導電材料は必ずしも用いなくともよい。

【0057】また、蛍光膜1008のリアプレート側の面には、CRTの分野では公知のメタルバック1009を設けてある。メタルバック1009を設けた目的は、蛍光膜1008が発する光の一部を鏡面反射して光利用率を向上させる事や、負イオンの衝突から蛍光膜1008を保護する事や、電子ビーム加速電圧を印加するための電極として作用させる事や、蛍光膜1008を励起した電子の導電路として作用させる事などである。メタルバック1009は、蛍光膜1008をフェースプレート基板1007上に形成した後、蛍光膜表面を平滑化処理し、その上にA1を真空蒸着する方法により形成した。尚、蛍光膜1008に低電圧用の蛍光体材料を用いた場合には、メタルバック1009は用いない。

【0058】また、本実施例では用いなかつたが、加速電圧の印加用や蛍光膜の導電性向上を目的として、フェースプレート基板1007と蛍光膜1008との間に、たとえばITOを材料とする透明電極を設けてもよい。

【0059】また、D_{x1}～D_{xm}およびD_{y1}～D_{yn}およびH_vは、当該表示パネルと不図示の電気回路とを電気的に接続するために設けた気密構造の電気接続用端子である。D_{x1}～D_{xm}はマルチ電子ビーム源の行方向配線1003と、D_{y1}～D_{yn}はマルチ電子ビーム源の列方向配線1004と、H_vはフェースプレートのメタルバック1009と電気的に接続している。

【0060】また、気密容器内部を真空に排気するには、気密容器を組み立てた後、不図示の排気管と真空ポンプとを接続し、気密容器内を10マイナス7乗[Torr]程度の真空中まで排気する。その後、排気管を封止するが、気密容器内の真空中度を維持するために、封止の直前あるいは封止後に気密容器内の所定の位置にゲッター膜(不図示)を形成する。ゲッター膜とは、たとえばBaを主成分とするゲッター材料をヒーターもしくは高周波加熱により加熱し蒸着して形成した膜であり、該ゲッター膜の吸着作用により気密容器内は1×10マイナス5乗ないしは1×10マイナス7乗[Torr]の真空中度に維持される。

【0061】以上、本発明の実施形態の表示パネルの基本構成と製法を説明した。

【0062】次に、前記実施例の表示パネルに用いたマルチ電子ビーム源の製造方法について説明する。本発明の画像表示装置に用いるマルチ電子ビーム源は、冷陰極

素子を単純マトリクス配線した電子源であれば、冷陰極素子の材料や形状あるいは製法に制限はない。したがって、たとえば表面伝導型放出素子やF E型、あるいはM I M型などの冷陰極素子を用いることができる。

【0063】ただし、表面画面が大きくてしかも安価な表示装置が求められる状況のもとでは、これらの冷陰極素子の中でも、表面伝導型放出素子が特に好ましい。すなわち、F E型ではエミッタコーンとゲート電極の相対位置や形状が電子放出特性を大きく左右するため、極めて高精度の製造技術を必要とするが、これは大面積化や製造コストの低減を達成するには不利な要因となる。また、M I M型では、絶縁層と上電極の膜厚を薄くしてしかも均一にする必要があるが、これも大面積化や製造コストの低減を達成するには不利な要因となる。その点、表面伝導型放出素子は、比較的製造方法が単純なため、大面積化や製造コストの低減が容易である。また、発明者らは、表面伝導型放出素子の中でも、電子放出部もしくはその周辺部を微粒子膜から形成したものがとりわけ電子放出特性に優れ、しかも製造が容易に行えることを見いだしている。したがって、高輝度で大画面の画像表示装置のマルチ電子ビーム源に用いるには、最も好適であると言える。そこで、上記実施例の表示パネルにおいては、電子放出部もしくはその周辺部を微粒子膜から形成した表面伝導型放出素子を用いた。そこで、まず好適な表面伝導型放出素子について基本的な構成と製法及び特性を説明し、その後で多数の素子を単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【0064】(表面伝導型放出素子の好適な素子構成と製法)電子放出部もしくはその周辺部を微粒子膜から形成する表面伝導型放出素子の代表的な構成には、平面型と垂直型の2種類があげられる。

【0065】(平面型の表面伝導型放出素子)まず最初に、平面型の表面伝導型放出素子の素子構成と製法について説明する。

【0066】図9に示すのは、平面型の表面伝導型放出素子の構成を説明するための平面図(a)及び断面図(b)である。図中、1101は基板、1102と1103は素子電極、1104は導電性薄膜、1105は通電フォーミング処理により形成した電子放出部、1113は通電活性化処理により形成した薄膜である。

【0067】基板1101としては、たとえば、石英ガラスや青板ガラスをはじめとする各種ガラス基板や、アルミナをはじめとする各種セラミクス基板、あるいは上述の各種基板上にたとえばSiO₂を材料とする絶縁層を積層した基板、などを用いることができる。

【0068】また、基板1101上に基板面と平行に対向して設けられた素子電極1102と1103は、導電性を有する材料によって形成されている。たとえば、Ni, Cr, Au, Mo, W, Pt, Ti, Cu, Pd, Ag等をはじめとする金属、あるいはこれらの金属の合

金、あるいはIn₂O₃ - SnO₂をはじめとする金属酸化物、ポリシリコンなどの半導体、などの中から適宜材料を選択して用いればよい。電極を形成するには、たとえば真空蒸着などの製膜技術とフォトリソグラフィー、エッチングなどのパターニング技術を組み合わせて用いれば容易に形成できるが、それ以外の方法(たとえば印刷技術)を用いて形成してもさしつかえない。

【0069】素子電極1102と1103の形状は、当該電子放出素子の応用目的に合わせて適宜設計される。一般的には、電極間隔Lは通常は数百オングストロームから数百マイクロメーターの範囲から適当な数値を選んで設計されるが、なかでも表示装置に応用するために好ましいのは数マイクロメーターより数十マイクロメーターの範囲である。また、素子電極の厚さdについては、通常は数百オングストロームから数マイクロメーターの範囲から適当な数値が選ばれる。

【0070】また、導電性薄膜1104の部分には、微粒子膜を用いる。ここで述べた微粒子膜とは、構成要素として多数の微粒子を含んだ膜(島状の集合体も含む)のことをさす。微粒子膜を微視的に調べれば、通常は、個々の微粒子が離間して配置された構造か、あるいは微粒子が互いに隣接した構造か、あるいは微粒子が互いに重なり合った構造が観測される。

【0071】微粒子膜に用いた微粒子の粒径は、数オングストロームから数千オングストロームの範囲に含まれるものであるが、なかでも好ましいのは10オングストロームから200オングストロームの範囲のものである。また、微粒子膜の膜厚は、以下に述べるような諸条件を考慮して適宜設定される。すなわち、素子電極1102あるいは1103と電気的に良好に接続するのに必要な条件、後述する通電フォーミングを良好に行うのに必要な条件、微粒子膜自身の電気抵抗を後述する適宜の値にするために必要な条件、などである。具体的には、数オングストロームから数千オングストロームの範囲のなかで設定するが、なかでも好ましいのは10オングストロームから500オングストロームの間である。

【0072】また、微粒子膜を形成するのに用いられる材料としては、たとえば、Pd, Pt, Ru, Ag, Au, Ti, In, Cu, Cr, Fe, Zn, Sn, Ta, W, Pb,などをはじめとする金属や、PdO, SnO₂, In₂O₃, PbO, Sb₂O₃, などをはじめとする酸化物や、HfB₂, ZrB₂, LaB₆, CeB₆, YB₄, GdB₄, などをはじめとする硼化物や、TiC, ZrC, HfC, TaC, SiC, WC, などをはじめとする炭化物や、TiN, ZrN, HfN, などをはじめとする窒化物や、Si, Ge, などをはじめとする半導体や、カーボン、などがあげられ、これらの中から適宜選択される。

【0073】以上述べたように、導電性薄膜1104を微粒子膜で形成したが、そのシート抵抗値については、

10の3乗から10の7乗〔オーム／sq〕の範囲に含まれるよう設定した。

【0074】なお、導電性薄膜1104と素子電極1102及び1103とは、電気的に良好に接続されるのが望ましいため、互いの一部が重なりあうような構造をとっている。その重なり方は、図8の例においては、下から、基板、素子電極、導電性薄膜の順序で積層したが、場合によっては下から基板、導電性薄膜、素子電極、の順序で積層してもさしつかえない。

【0075】また、電子放出部1105は、導電性薄膜1104の一部に形成された亀裂状の部分であり、電気的には周囲の導電性薄膜よりも高抵抗性質を有している。亀裂は、導電性薄膜1104に対して、後述する通電フォーミングの処理を行うことにより形成する。亀裂内には、数オングストロームから数百オングストロームの粒径の微粒子を配置する場合がある。尚、実際の電子放出部の位置や形状を精密かつ正確に図示するのは困難なため、図9において模式的に示した。

【0076】また、薄膜1113は、炭素もしくは炭素化合物による薄膜で、電子放出部1105及びその近傍を被覆している。薄膜1113は、通電フォーミング処理後に、後述する通電活性化の処理を行うことにより形成する。

【0077】薄膜1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボン、のいずれかか、もしくはその混合物であり、膜厚は500〔オングストローム〕以下とするが、300〔オングストローム〕以下とするのがさらに好ましい。

【0078】尚、実際の薄膜1113の位置や形状を精密に図示するのは困難なため、図9においては模式的に示した。また、平面図(a)においては、薄膜1113の一部を除去した素子を図示した。

【0079】以上、好ましい素子の基本構成を述べたが、実施例においては以下のようないす子を用いた。すなわち、基板11101には青板ガラスを用い、素子電極1102と1103にはNi薄膜を用いた。素子電極の厚さdは1000〔オングストローム〕、電極間隔lは2〔マイクロメーター〕とした。微粒子膜の主要材料としてPbもしくはPdOを用い、微粒子膜の厚さは約100〔オングストローム〕、幅Wは100〔マイクロメータ〕とした。

【0080】次に、好適な平面型の表面伝導型放出素子の製造方法について説明する。

【0081】図10の(a)～(d)は、表面伝導型放出素子の製造工程を説明するための断面図で、各部材の表記は前記図9と同一である。

【0082】1)まず、図10(a)に示すように、基板1101上に素子電極1102及び1103を形成する。形成するにあたっては、あらかじめ基板1101を洗剤、純水、有機溶剤を用いて十分に洗浄後、素子電極

の材料を堆積させる(堆積する方法としては、たとえば、蒸着法やスパッタ法などの真空成膜技術を用いればよい)。その後、堆積した電極材料を、フォトリソグラフィー・エッチング技術を用いてパターニングし、(a)に示した一対の素子電極(1102と1103)を形成する。

【0083】2)次に、同図(b)に示すように、導電性薄膜1104を形成する。

【0084】形成するにあたっては、まず前記(a)の基板に有機金属溶液を塗布して乾燥し、加熱焼成処理して微粒子膜を成膜した後、フォトリソグラフィー・エッチングにより所定の形状にパターニングする。ここで、有機金属溶液とは、導電性薄膜に用いる微粒子の材料を主要元素とする有機金属化合物の溶液である(具体的には、本実施例では主要元素としてPdを用いた。また、実施例では塗布方法として、ディッピング法を用いたが、それ以外のたとえばスピナーフラスやスプレー法を用いてもよい)。

【0085】また、微粒子膜で作られる導電性薄膜の成膜方法としては、本実施例で用いた有機金属溶液の塗布による方法以外の、たとえば真空蒸着法やスパッタ法、あるいは化学的気相堆積法などを用いる場合もある。

【0086】3)次に、同図(c)に示すように、フォーミング用電源1110から素子電極1102と1103の間に適宜の電圧を印加し、通電フォーミング処理を行って、電子放出部1105を形成する。

【0087】通電フォーミング処理とは、微粒子膜で作られた導電性薄膜1104に通電を行って、その一部を適宜に破壊、変形、もしくは変質せしめ、電子放出を行うのに好適な構造に変化させる処理のことである。微粒子膜で作られた導電性薄膜のうち電子放出を行うのに好適な構造に変化した部分(すなわち電子放出部1105)においては、薄膜に適当な亀裂が形成されている。なお、電子放出部1105が形成される前と比較すると、形成された後は素子電極1102と1103の間で計測される電気抵抗は大幅に増加する。

【0088】通電方法をより詳しく説明するために、図11にフォーミング用電源1110から印加する適宜の電圧波形の一例を示す。微粒子膜で作られた導電性薄膜をフォーミングする場合には、パルス状の電圧が好ましく、本実施例の場合には同図に示したようにパルス幅T1の三角波パルスをパルス間隔T2で連続的に印加した。その際には、三角波パルスの波高値Vpfを、順次昇圧した。また、電子放出部1105の形成状況をモニターするためのモニターパルスPmを適宜の間隔で三角波パルスの間に挿入し、その際に流れる電流を電流計1111で計測した。

【0089】実施例においては、たとえば10のマイナス5乗[Torr]程度の真空雰囲気下において、たとえばパルス幅T1を1〔ミリ秒〕、パルス間隔T2を1

0 [ミリ秒]とし、波高値V_pfを1パルスごとに0.1[V]ずつ昇圧した。そして、三角波を5パルス印加するたびに1回の割りで、モニターパルスPmを挿入した。フォーミング処理に悪影響を及ぼすことがないよう、モニターパルスの電圧V_pmは0.1[V]に設定した。そして、素子電極1102と1103の間の電気抵抗が 1×10^6 [オーム]になった段階、すなわちモニターパルス印加時に電流計1111で計測される電流が 1×10^6 のマイナス7乗[A]以下になった段階で、フォーミング処理にかかる通電を終了した。

【0090】なお、上記の方法は、本実施例の表面伝導型放出素子に関する好ましい方法であり、たとえば微粒子膜の材料や膜厚、あるいは素子電極間隔Lなど表面伝導型放出素子の設計を変更した場合には、それに応じて通電の条件を適宜変更するのが望ましい。

【0091】4) 次に、図10の(d)に示すように、活性化用電源1112から素子電極1102と1103の間に適宜の電圧を印加し、通電活性化処理を行って、電子放出特性の改善を行う。

【0092】通電活性化処理とは、前記通電フォーミング処理により形成された電子放出部1105に適宜の条件で通電を行って、その近傍に炭素もしくは炭素化合物を堆積せしめる処理のことである(図においては、炭素もしくは炭素化合物よりなる堆積物を部材1113として模式的に示した)。なお、通電活性化処理を行うことにより、行う前と比較して、同じ印加電圧における放出電流を典型的には100倍以上に増加させることができる。

【0093】具体的には、10のマイナス4乗ないし10のマイナス5乗[Torr]の範囲内の真空雰囲気中で、電圧パルスを定期的に印加することにより、真空雰囲気中に存在する有機化合物を起源とする炭素もしくは炭素化合物を堆積させる。堆積物1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボンのいずれかか、もしくはその混合物であり、膜厚は500[オングストローム]以下、より好ましくは300[オングストローム]以下である。

【0094】通電方法をより詳しく説明するために、図12の(a)に、活性化用電源1112から印加する適宜の電圧波形の一例を示す。本実施例においては、一定電圧の矩形波を定期的に印加して通電活性化処理を行ったが、具体的には、矩形波の電圧V_{ac}は14[V]、パルス幅T3は1[ミリ秒]、パルス間隔T4は10[ミリ秒]とした。尚、上述の通電条件は、本実施例の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【0095】図10の(d)に示す1114は該表面伝導型放出素子から放出される放出電流I_eを捕捉するためのアノード電極で、直流高電圧電源1115及び電流

計1116が接続されている(尚、基板1101を、表示パネルの中に組み込んでから活性化処理を行う場合には、表示パネルの蛍光面をアノード電極1114として用いる)。

【0096】活性化用電源1112から電圧を印加する間、電流計1116で放出電流I_eを計測して通電活性化処理の進行状況をモニターし活性化用電源1112の動作を制御する。電流計1116で計測された放出電流I_eの一例を図12(b)に示すが、活性化電源1112からパルス電圧を印加しはじめると、時間の経過とともに放出電流I_eは増加するが、やがて飽和してほとんど増加しなくなる。このように、放出電流I_eがほぼ飽和した時点で活性化用電源1112からの電圧印加を停止し、通電活性化処理を終了する。

【0097】なお、上述の通電条件は、本実施例の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【0098】以上のようにして、図10(e)に示す平面型の表面伝導型放出素子を製造した。

【0099】(垂直型の表面伝導型放出素子)次に、電子放出部もしくはその周辺を微粒子膜から形成した表面伝導型放出素子のもうひとつの代表的な構成、すなわち垂直型の表面伝導型放出素子の構成について説明する。

【0100】図13は、垂直型の基本構成を説明するための模式的な断面図であり、図中の1201は基板、1202と1203は素子電極、1206は段差形成部材、1204は微粒子膜を用いた導電性薄膜、1205は通電フォーミング処理により形成した電子放出部、1213は通電活性化処理により形成した薄膜である。

【0101】垂直型が先に説明した平面型と異なる点は、素子電極のうちの片方(1202)が段差形成部材1206上に設けられており、導電性薄膜1204が段差形成部材1206の側面を被覆している点にある。したがって、前記図9の平面型における素子電極間隔Lは、垂直型においては段差形成部材1206の段差高L_sとして設定される。尚、基板1201、素子電極1202及び1203、微粒子膜を用いた導電性薄膜1204については、前記平面型の説明中に列挙した材料を同様に用いることが可能である。また、段差形成部材1206には、たとえばSiO₂のような電気的に絶縁性の材料を用いる。

【0102】次に、垂直型の表面伝導型放出素子の製法について説明する。図14の(a)～(f)は、製造工程を説明するための断面図で、各部材の表記は前記図13と同一である。

【0103】1)まず、図14(a)に示すように、基板1201上に素子電極1203を形成する。

【0104】2)次に、同図(b)に示すように、段差形成部材を形成するための絶縁層を積層する。絶縁層

は、たとえば SiO_2 をスパッタ法で積層すればよいが、たとえば真空蒸着法や印刷法などの他の成膜方法を用いてもよい。

【0105】3) 次に、同図(c)に示すように、絶縁層の上に素子電極1202を形成する。

【0106】4) 次に、同図(d)に示すように、絶縁層の一部を、たとえばエッチング法を用いて除去し、素子電極1203を露出させる。

【0107】5) 次に、同図(e)に示すように、微粒子膜を用いた導電性薄膜1204を形成する。形成するには、前記平面型の場合と同じく、たとえば塗布法などの成膜技術を用いればよい。

【0108】6) 次に、前記平面型の場合と同じく、通電フォーミング処理を行い、電子放出部を形成する(図10(c))を用いて説明した平面型の通電フォーミング処理と同様の処理を行えばよい。

【0109】7) 次に、前記平面型の場合と同じく、通電活性化処理を行い、電子放出部近傍に炭素もしくは炭素化合物を堆積させる(図10(d))を用いて説明した平面型の通電活性化処理と同様の処理を行えばよい。

【0110】以上のようにして、図14(f)に示す垂直型の表面伝導型放出素子を製造した。

【0111】(表示層に用いた表面伝導型放出素子の特性)以上、平面型と垂直型の表面伝導型放出素子について素子構成と製法を説明したが、次に表示装置に用いた素子の特性について述べる。

【0112】図15に、表示装置に用いた素子の、(放出電流 I_e)対(素子印加電圧 V_f)特性、及び(素子電流 I_f)対(素子印加電圧 V_f)特性の典型的な例を示す。尚、放出電流 I_e は素子電流 I_f に比べて著しく小さく、同一尺度で図示するのが困難であるうえ、これらの特性は素子の大きさや形状等の設計パラメータを変更することにより変化するものであるため、2つのグラフは各々任意単位で図示した。

【0113】表示装置に用いた素子は、放出電流 I_e に関して以下に述べる3つの特性を有している。

【0114】第一に、ある電圧(これを閾値電圧 V_{th} と呼ぶ)以上の大きさの電圧を素子に印加すると急激に放出電流 I_e が増加するが、一方、閾値電圧 V_{th} 未満の電圧では放出電流 I_e はほとんど検出されない。

【0115】すなわち、放出電流 I_e に関して、明確な閾値電圧 V_{th} を持った非線形素子である。

【0116】第二に、放出電流 I_e は素子に印加する電圧 V_f に依存して変化するため、電圧 V_f で放出電流 I_e の大きさを制御できる。

【0117】第三に、素子に印加する電圧 V_f に対して素子から放出される電流 I_e の応答速度が速いため、電圧 V_f を印加する時間の長さによって素子から放出される電子の電荷量を制御できる。

【0118】以上のような特性を有するため、表面伝導

型放出素子を表示装置に好適に用いることができた。たとえば多数の素子を表示画面の画素に対応して設けた表示装置において、第一の特性を利用してすれば、表示画面を順次走査して表示を行うことが可能である。すなわち、駆動中の素子には所望の発光輝度に応じて閾値電圧 V_{th} 以上の電圧を適宜印加し、非選択状態の素子には閾値電圧 V_{th} 未満の電圧を印加する。駆動する素子を順次切り替えてゆくことにより、表示画面を順次走査して表示を行うことが可能である。

【0119】また、第二の特性かまたは第三の特性を利用することにより、発光輝度を制御することができるため、諧調表示を行うことが可能である。

【0120】(多数素子を単純マトリクス配線したマルチ電子ビーム源の構造)次に、上述の表面伝導型放出素子を基板上に配列して単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【0121】図16に示すのは、前記図7の表示パネルに用いたマルチ電子ビーム源の平面図である。基板上には、前記図9で示したものと同様な表面伝導型放出素子が配列され、これらの素子は行方向配線電極1003と列方向配線電極1004により単純マトリクス状に配線されている。行方向配線電極1003と列方向配線電極1004の交差する部分には、電極間に絶縁層(不図示)が形成されており、電気的な絶縁が保たれている。

【0122】図16のA-A'に沿った断面を、図17に示す。

【0123】なお、このような構造のマルチ電子源は、あらかじめ基板上に行方向配線電極1003、列方向配線電極1004、電極間絶縁層(不図示)、及び表面伝導型放出素子の素子電極と導電性薄膜を形成した後、行方向配線電極1003及び列方向配線電極1004を介して各素子に給電して通電フォーミング処理と通電活性化処理を行うことにより製造した。

【0124】(応用実施形態)図18は、前記説明の表面伝導型放出素子を電子ビーム源として用いたディスプレイパネルに、たとえばテレビジョン放送をはじめとする種々の画像情報源より提供される画像情報を表示できるように構成した多機能表示装置の一例を示すための図である。

【0125】図中2100はディスプレイパネル、2101はディスプレイパネルの駆動回路、2102はディスプレイコントローラ、2103はマルチプレクサ、2104はデコーダ、2105は入出力インターフェース回路、2106はCPU、2107は画像生成回路、2108及び2109及び2110は画像メモリーインターフェース回路、2111は画像入力インターフェース回路、2112及び2113はTV信号受信回路、2114は入力部である(なお、本表示装置は、たとえばテレビジョン信号のように映像情報と音声情報の両方を含む信号を受信する場合には、当然映像の表示と同時に音

声を再生するものであるが、本発明の特徴と直接関係しない音声情報の受信、分離、再生、処理、記憶などに関する回路やスピーカーなどについては説明を省略する)。

【0126】以下、画像信号の流れに沿って各部の機能を説明してゆく。

【0127】まず、TV信号受信回路2113は、たとえば電波や空間光通信などの無線伝送系を用いて伝送されるTV画像信号を受信する為の回路である。受信するTV信号の方式は特に限られるものではなく、たとえば、NTSC方式、PAL方式、SECAM方式などの諸方式でもよい。また、これらよりさらに多数の走査線よりなるTV信号(たとえばMUSE方式をはじめとするいわゆる高品位TV)は、大面積化や大画素数化に適した前記ディスプレイパネルの利点を生かすのに好適な信号源である。TV信号受信回路2113で受信されたTV信号は、デコーダ2104に出力される。

【0128】また、TV信号受信回路2112は、たとえば同軸ケーブルや光ファイバーなどの有線伝送系を用いて伝送されるTV画像信号を受信するための回路である。前記TV信号受信回路2113と同様に、受信するTV信号の方式は特に限られるものではなく、また本回路で受信されたTV信号もデコーダ2104に出力される。

【0129】また、画像入力インターフェース回路2111は、たとえばTVカメラや画像読み取りスキャナーなどの画像入力装置から供給される画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ2104に出力される。

【0130】また、画像メモリーインターフェース回路2110は、ビデオテープレコーダー(以下VTRと略す)に記憶されている画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ2104に出力される。

【0131】また、画像メモリーインターフェース回路2109は、ビデオディスクに記憶されている画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ2104に出力される。

【0132】また、画像メモリーインターフェース回路2108は、いわゆる静止画ディスクのように、静止画像データを記憶している装置から画像信号を取り込むための回路で、取り込まれた静止画像データはデコーダ2104に出力される。

【0133】また、入出力インターフェース回路2105は、本表示装置と、外部のコンピュータもしくはコンピュータネットワークもしくはプリンターなどの出力装置とを接続するための回路である。画像データや文字・図形情報の入出力をを行うのはもちろんのこと、場合によっては本表示装置の備えるCPU2106と外部との間で制御信号や数値データの入出力などを行うことも可能

である。

【0134】また、画像生成回路2107は、前記入出力インターフェース回路2105を介して外部から入力される画像データや文字・図形情報や、あるいはCPU2106より出力される画像データや文字・図形情報にもとづき表示用画像データを生成するための回路である。本回路の内部には、たとえば画像データや文字・図形情報を蓄積するための書き換え可能メモリーや、文字コードに対応する画像パターンが記憶されている読み出し専用メモリーや、画像処理を行うためのプロセッサーなどをはじめとして画像の生成に必要な回路が組み込まれている。

【0135】本回路により生成された表示用画像データは、デコーダ2104に出力されるが、場合によっては前記入出力インターフェース回路2105を介して外部のコンピュータネットワークやプリンターに出力することも可能である。

【0136】また、CPU2106は、主として本表示装置の動作制御や、表示画像の生成や選択や編集に関わる作業を行う。

【0137】たとえば、マルチプレクサ2103に制御信号を出し、ディスプレイパネルに表示する画像信号を適宜選択したり組み合わせたりする。また、その際に表示する画像信号に応じてディスプレイパネルコントローラ2102に対して制御信号を発生し、画面表示周波数や走査方法(たとえばインターレースかノンインターレースか)や一画面の走査線の数など表示装置の動作を適宜制御する。

【0138】また、前記画像生成回路2107に対して画像データや文字・図形情報を直接出力したり、あるいは前記入出力インターフェース回路2105を介して外部のコンピュータやメモリーをアクセスして画像データや文字・図形情報を入力する。

【0139】なお、CPU2106は、むろんこれ以外の目的の作業にも関わるものであって良い。たとえば、パーソナルコンピュータやワードプロセッサのように、情報を生成したり処理する機能に直接関わっても良い。

【0140】あるいは、前述したように入出力インターフェース回路2105を介して外部のコンピュータネットワークと接続し、たとえば数値計算などの作業を外部機器と協同して行っても良い。

【0141】また、入力部2114は、前記CPU2106に使用者が命令やプログラム、あるいはデータなどを入力するためのものであり、たとえばキーボードやマウスのほか、ジョイスティック、バーコードリーダー、音声認識装置など多様な入力機器を用いる事が可能である。

【0142】また、デコーダ2104は、前記2107ないし2113より入力される種々の画像信号を3原色

信号、または輝度信号とI信号、Q信号に逆変換するための回路である。尚、同図中に点線で示すように、デコーダ2104は内部に画像メモリーを備えるのが望ましい。これは、たとえばMUSE方式をはじめとして、逆変換するに際して画像メモリーを必要とするようなテレビ信号を扱うためである。また、画像メモリーを備える事により、静止画の表示が容易になる、あるいは前記画像生成回路2107及びCPU2106と協同して画像の間引き、補間、拡大、縮小、合成をはじめとする画像処理や編集が容易に行えるようになるという利点が生まれるからである。

【0143】また、マルチプレクサ2103は、前記CPU2106より入力される制御信号にもとづき表示画像を適宜選択するものである。すなわち、マルチプレクサ2103はデコーダ2104から入力される逆変換された画像信号のうちから所望の画像信号を選択して駆動回路2101に出力する。その場合には、一画面表示時間内で画像信号を切り替えて選択することにより、いわゆる多画面テレビのように、一画面を複数の領域に分けて領域によって異なる画像を表示することも可能である。

【0144】また、ディスプレイパネルコントローラ2102は、前記CPU2106より入力される制御信号にもとづき駆動回路2101の動作を制御するための回路である。

【0145】まず、ディスプレイパネルの基本的な動作に関わるものとして、たとえばディスプレイパネルの駆動用電源(図示せず)の動作シーケンスを制御するための信号を駆動回路2101に対して出力する。

【0146】また、ディスプレイパネルの駆動方法に関わるものとして、たとえば画面表示周波数や走査方法(たとえばインターレースかノンインターレースか)を制御するための信号を駆動回路2101に対して出力する。

【0147】また、場合によっては表示画像の輝度やコントラストや色調やシャープネスといった画質の調整に関わる制御信号を駆動回路2101に対して出力する場合もある。

【0148】また、駆動回路2101は、ディスプレイパネル2100に印加する駆動信号を発生するための回路であり、前記マルチプレクサ2103から入力される画像信号と、前記ディスプレイパネルコントローラ2102より入力される制御信号に基づいて動作するものである。

【0149】以上、各部の機能を説明したが、図18に例示した構成により、本表示装置においては多様な画像情報源より入力される画像情報ディスプレイパネル2100に表示する事が可能である。

【0150】すなわち、テレビジョン放送をはじめとする各種の画像信号はデコーダ2104において逆変換さ

れた後、マルチプレクサ2103において適宜選択され、駆動回路2101に入力される。一方、ディスプレイコントローラ2102は、表示する画像信号に応じて駆動回路2101の動作を制御するための制御信号を発生する。駆動回路2101は、上記画像信号と制御信号に基づいてディスプレイパネル2100に駆動信号を印加する。

【0151】これにより、ディスプレイパネル2100において画像が表示される。これらの一連の動作は、CPU2106により統括的に制御される。

【0152】また、本表示装置においては、前記デコーダ2104に内蔵する画像メモリや、画像生成回路2107及びCPU2106が関与することにより、単に複数の画像情報の中から選択したもの表示するだけでなく、表示する画像情報に対して、たとえば拡大、縮小、回転、移動、エッジ強調、間引き、補間、色変換、画像の縦横比変換などをはじめとする画像処理や、合成、消去、接続、入れ替え、はめ込みなどをはじめとする画像編集を行う事も可能である。また、本実施例の説明では特に触れなかったが、上記画像処理や画像編集と同様に、音声情報に関しても処理や編集を行うための専用回路を設けても良い。

【0153】したがって、本表示装置は、テレビジョン放送の表示機器、テレビ会議の端末機器、静止画像及び動画像を扱う画像編集機器、コンピュータの端末機器、ワードプロセッサをはじめとする事務用端末機器、ゲーム機などの機能を一台で兼ね備えることが可能で、産業用あるいは民生用として極めて応用範囲が広い。

【0154】なお、上記図18は、表面伝導型放出素子を電子ビーム源とするディスプレイパネルを用いた表示装置の構成の一例を示したにすぎず、これのみに限定されるものでない事は言うまでもない。たとえば、図18の構成要素のうち使用目的上必要のない機能に関わる回路は省いても差し支えない。またこれとは逆に、使用目的によってはさらに構成要素を追加しても良い。たとえば、本表示装置をテレビ電話機として応用する場合には、テレビカメラ、音声マイク、照明機、モ뎀を含む送受信回路などを構成要素に追加するのが好適である。

【0155】本表示装置においては、とりわけ表面伝導型放出素子を電子ビーム源とするディスプレイパネルが容易に薄形化できるため、表示装置全体の奥行きを小さくすることが可能である。それに加えて、表面伝導型放出素子を電子ビーム源とするディスプレイパネルは大画面化が容易で輝度が高く視野角特性にも優れるため、本表示装置は臨場感にあふれ迫力に富んだ画像を視認性良く表示する事が可能である。

【0156】

【発明の効果】以上説明したように、本発明によれば、パルス幅(PWM)変調回路の動作周波数を増加することなしに発生輝度階調数を増やすことが出来る。また、

発生輝度階調数が従来の方法と同じなら PWM変調部の動作周波数を低くすることが出来る。例えばTV信号を表示する装置のように、表示セルが数が多く表現階調も多い場合には、PWM変調部の回路規模も大きくなり、動作周波数の増加による発熱も大きくなる。このような場合、本発明は、特に有効である。

【図面の簡単な説明】

【図1】実施形態1の画像表示装置のブロック図。

【図2】実施形態1のタイミング図。

【図3】輝度データと相対輝度の相関図。

【図4】実施形態2の画像表示装置のブロック図。

【図5】実施形態3の画像表示装置のブロック図。

【図6】実施形態3のタイムチャート。

【図7】表示パネルの斜視図。

【図8】フェースプレートの蛍光体配列図。

【図9】平面型の表面伝導型放出素子の平面図(a)と断面図(b)。

【図10】平面型の表面伝導型放出素子の作製工程を表す図。

【図11】フォーミング電圧を表すタイムチャート。

【図12】活性化電圧と放出電流のタイムチャート。

【図13】垂直型の表面伝導型放出素子の断面図。

【図14】垂直型の表面伝導型放出素子の作製行程を表す図。

【図15】表面伝導型放出素子の電圧-電流特性を表すグラフ。

【図16】マルチ電子ビーム基板の平面図。

【図17】マルチ電子ビーム基板の一部断面図。

【図18】マルチプレックスディスプレイのブロック図。

【図19】M. Hartwell et al. が開示している従来の表面伝導型放出素子の平面図。

【図20】FE型素子の断面図。

【図21】MIM型素子の断面図。

【図22】単純マトリックス配線したマルチ電子ビーム源の回路図。

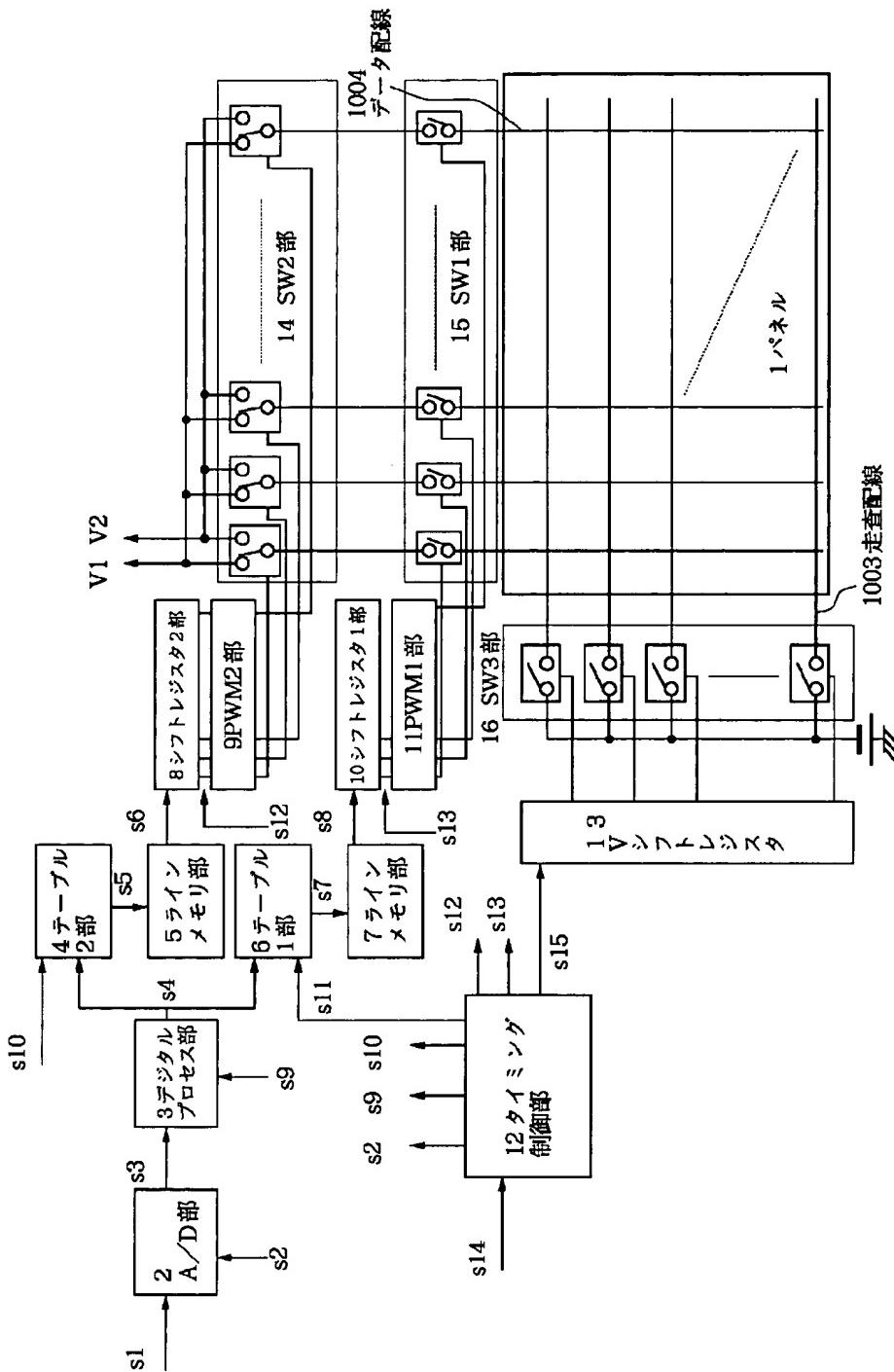
【図23】従来のパルス幅変調回路のブロック図(a)とタイムチャート(b)。

【符号の説明】

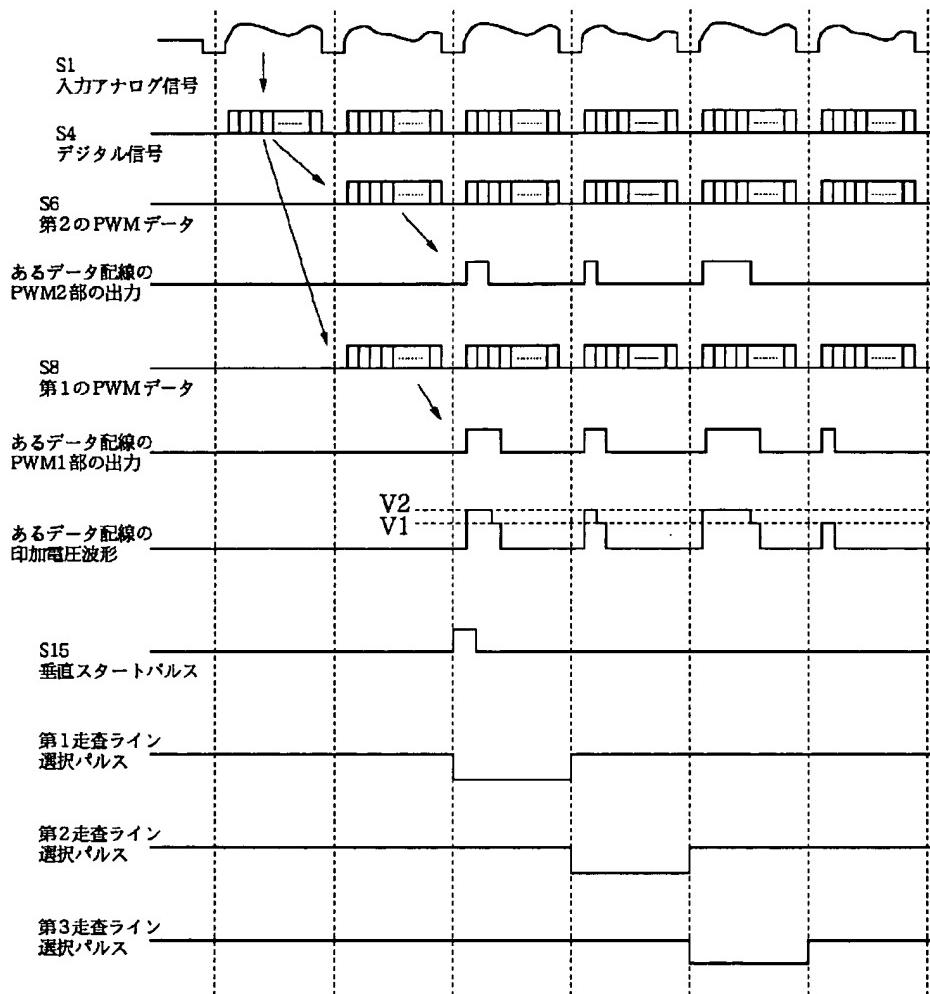
- 1 パネル
- 2 A/Dコンバーター部
- 3 デジタルプロセス部

- 4 テーブルメモリ2部
- 5 ラインメモリ2部
- 6 テーブルメモリ1部
- 7 ラインンメモリ1部
- 8 水平シフトレジスタ2部
- 9 PWM 2部
- 10 水平シフトレジスタ1部
- 11 PWM 1部
- 12 タイミング制御部
- 13 垂直シフトレジスタ部
- 14 SW 2部
- 15 SW 1部
- 16 SW 3部
- 17 乗算器
- 18 ROM
- 19 分周比コントローラー
- 21 ダウンカウンター
- 22 セットリセットフリップフロップ
- s 1 入力画像信号
- s 2 A/Dサンプルクロック
- s 3 デジタル画像信号
- s 4 プロセス処理後の輝度データ
- s 5 テーブル2の出力データ
- s 6 シフトレジスタ2入力信号
- s 7 テーブル1の出力データ
- s 8 シフトレジスタ1入力信号
- s 9 デジタルプロセス制御信号
- s 10 テーブル2読みだし制御信号
- s 11 テーブル2読みだし制御信号
- s 12 PWM 2部制御信号
- s 13 PWM 2部制御信号
- s 14 入力画像のsync信号
- s 15 垂直走査制御信号
- s 16 ROM読みだし制御信号
- s 17 発光効率補正データ
- s 18 分周比コントローラー制御信号
- s 21 輝度データ
- s 22 水平スタートパルス
- s 23 カウント終了トリガ
- s 24 カウントクロック
- s 25 PWM出力信号

【図1】

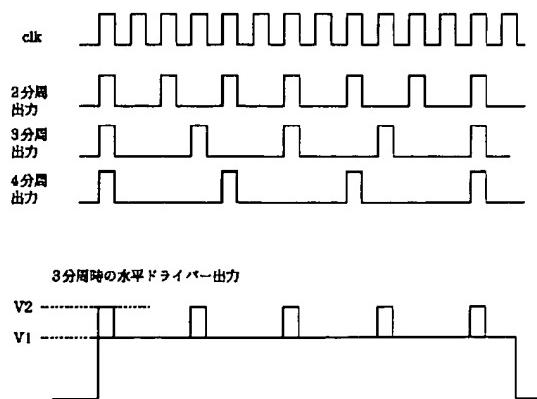


【図2】

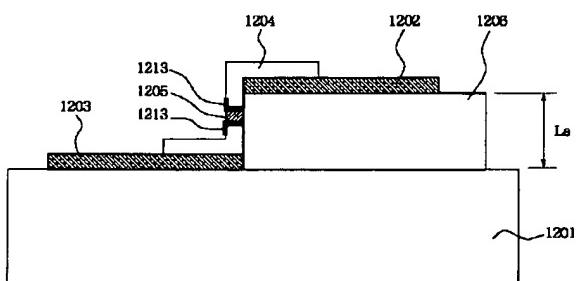


→ は信号の流れを表す

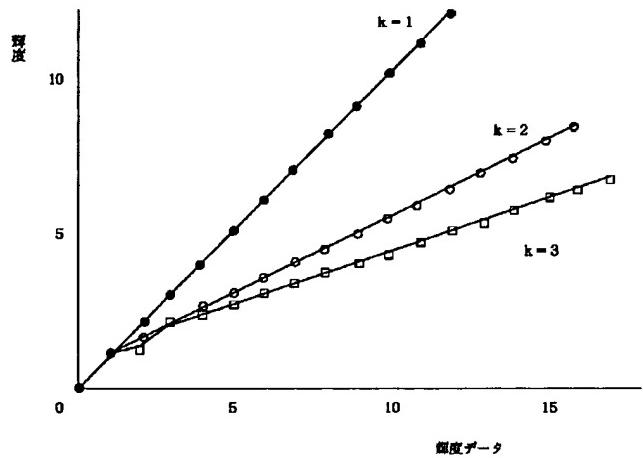
【図6】



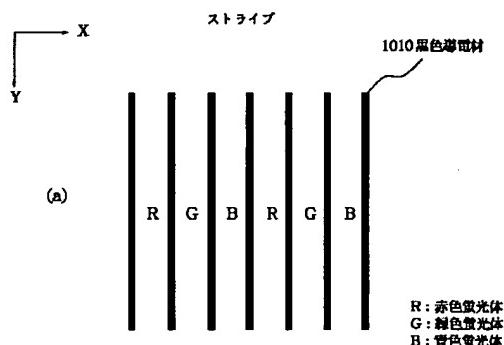
【図13】



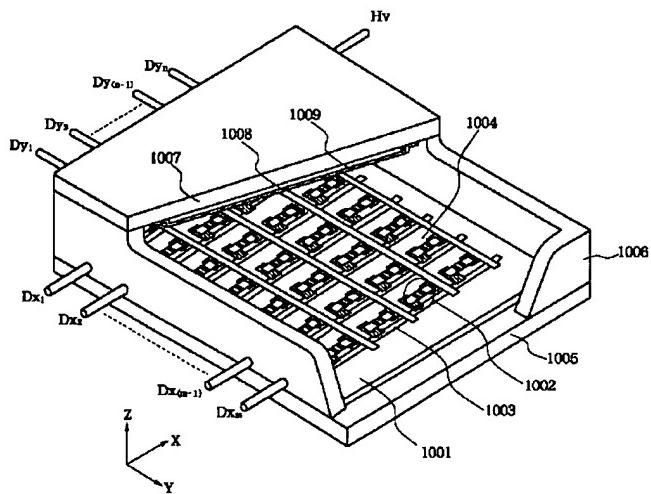
【図3】



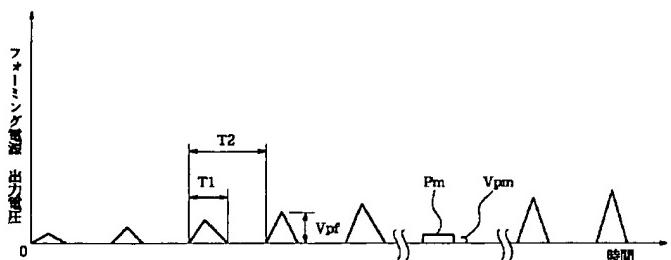
【図8】



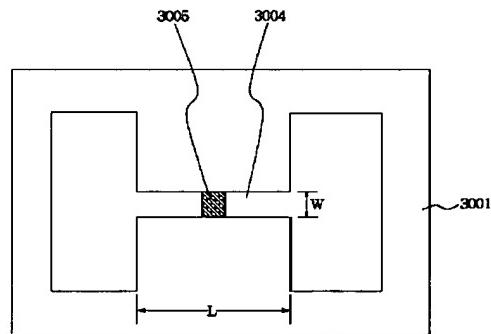
【図7】



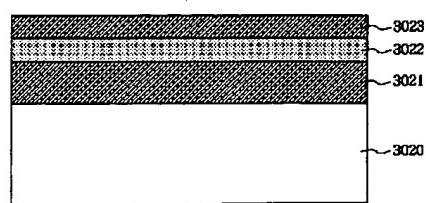
【図11】



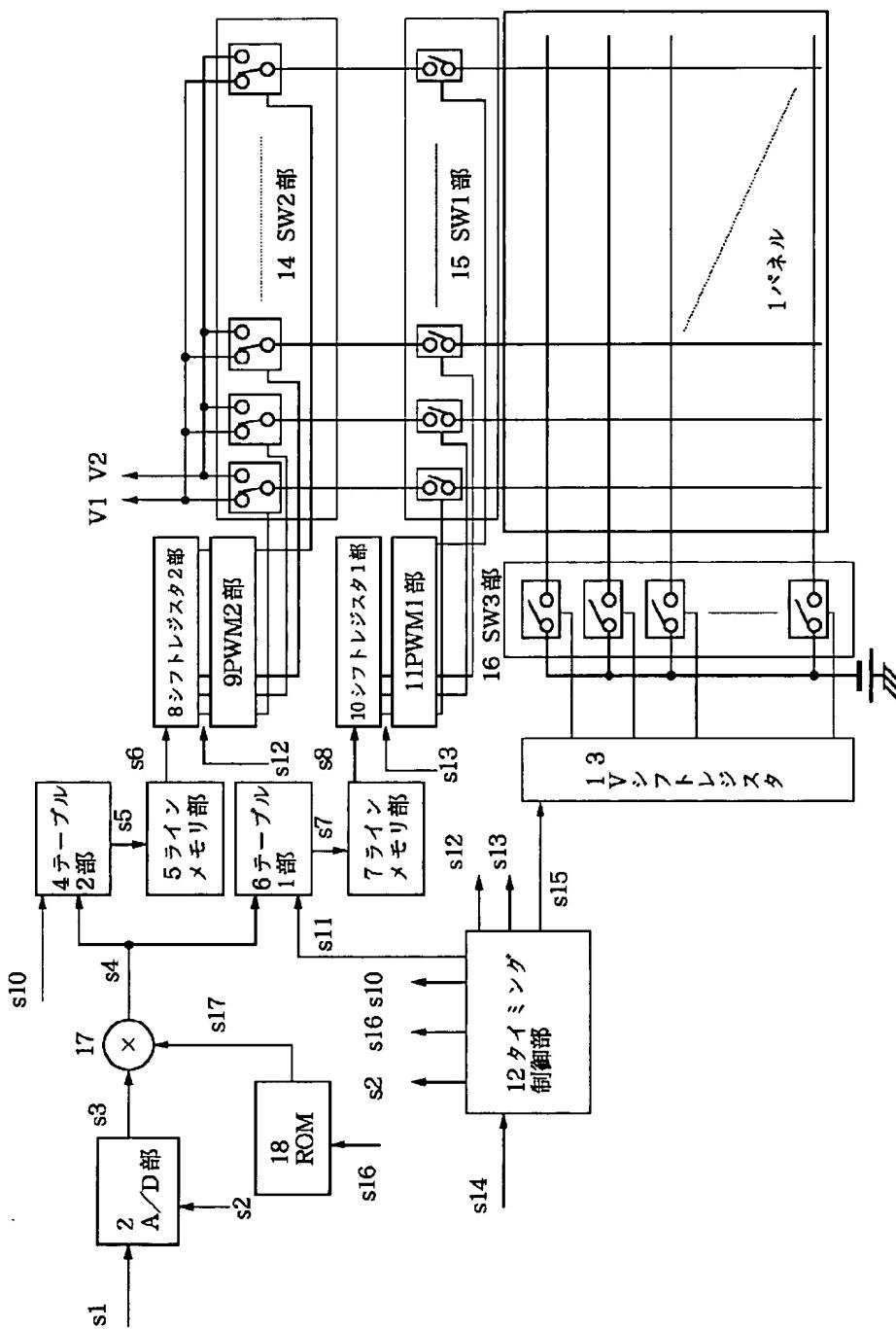
【図19】



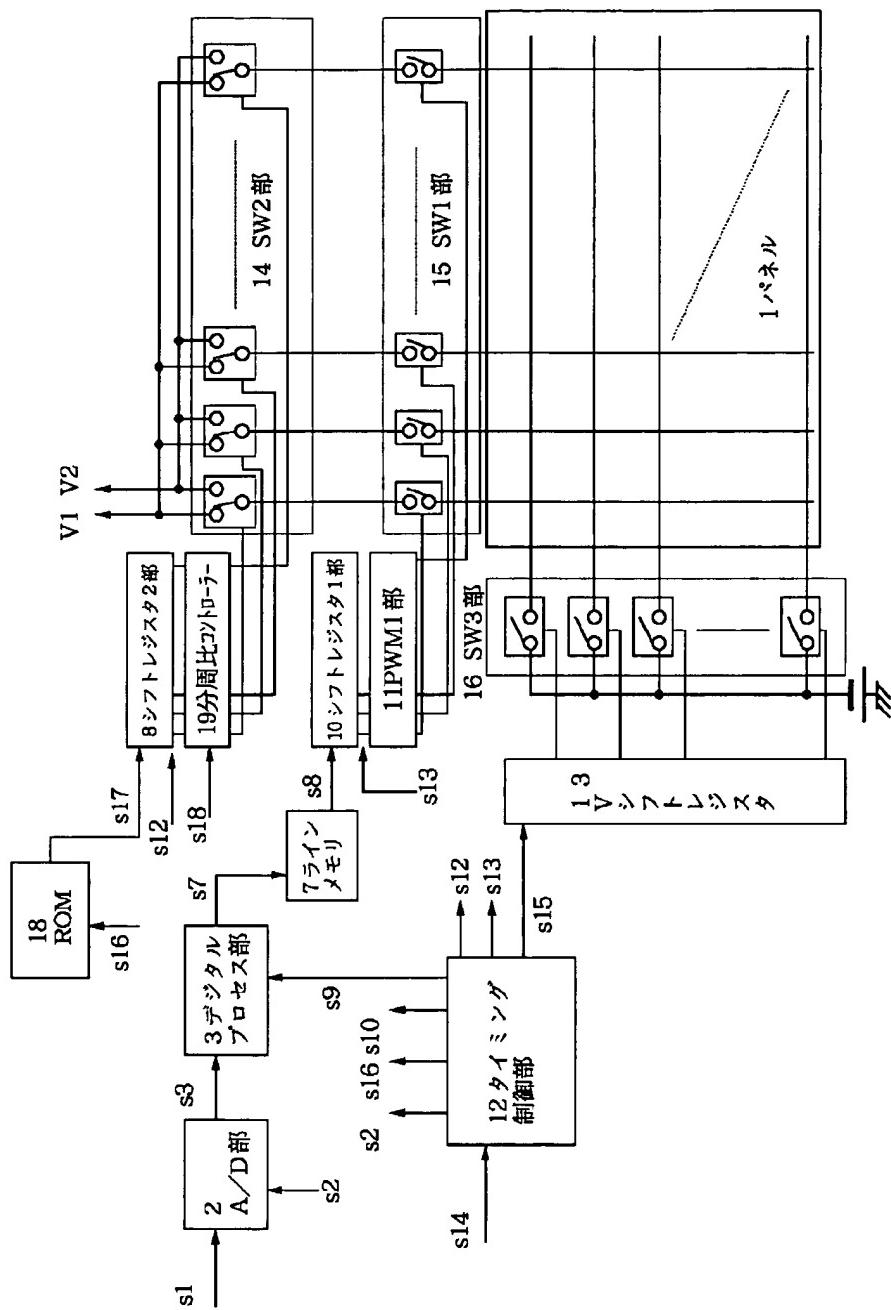
【図21】



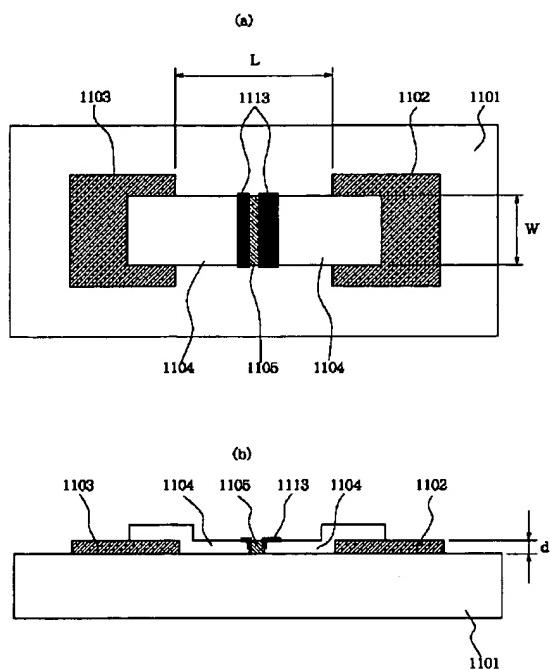
【図4】



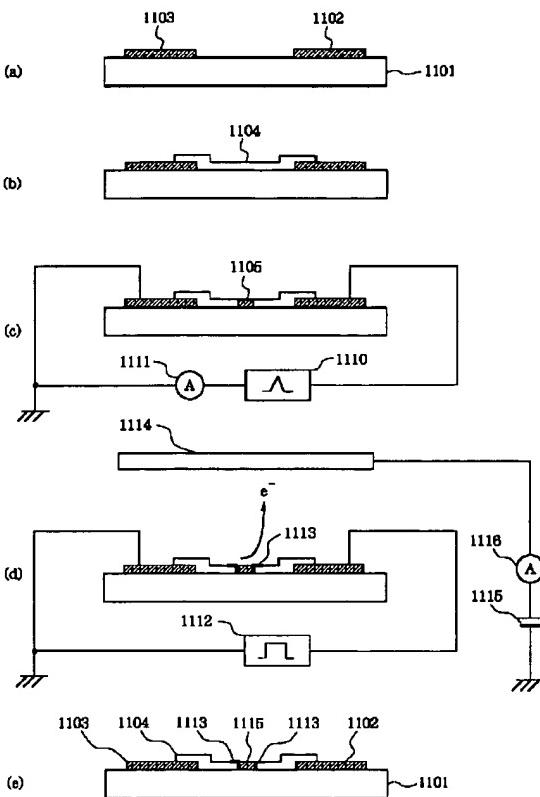
【図5】



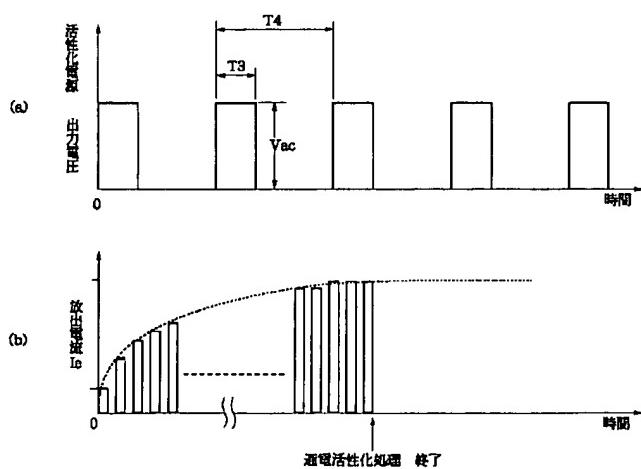
【図9】



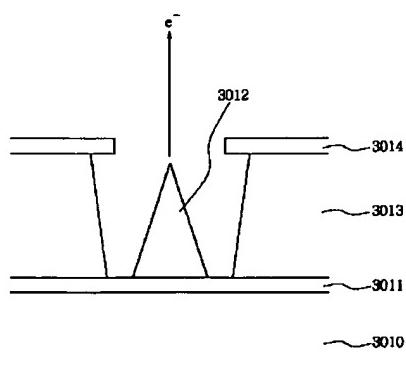
【図10】



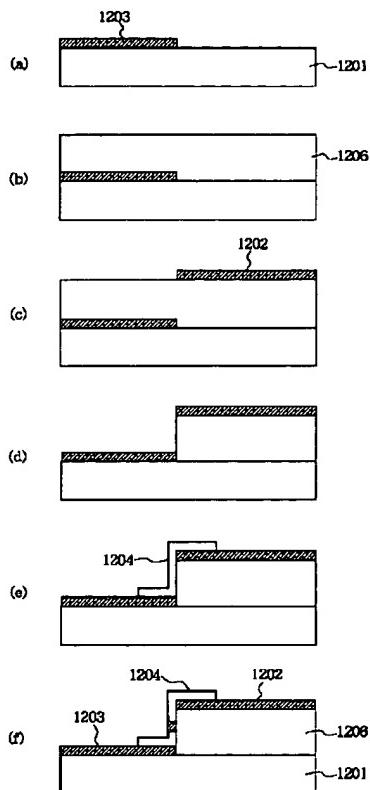
【図12】



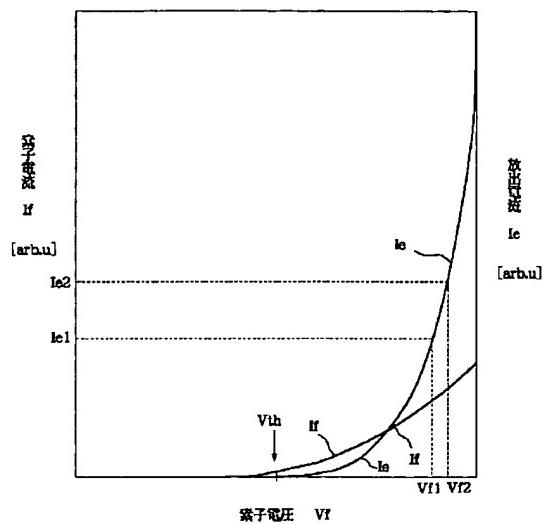
【図20】



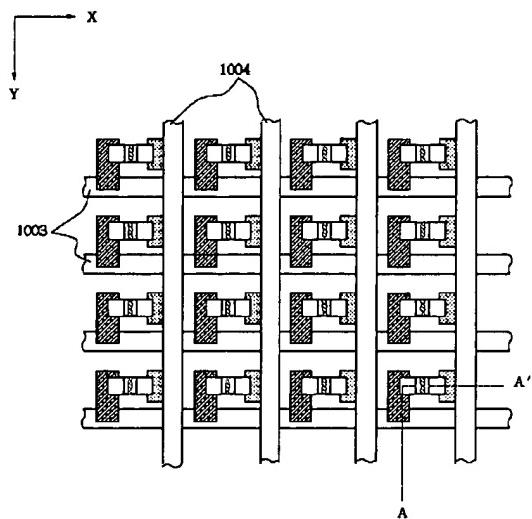
【図14】



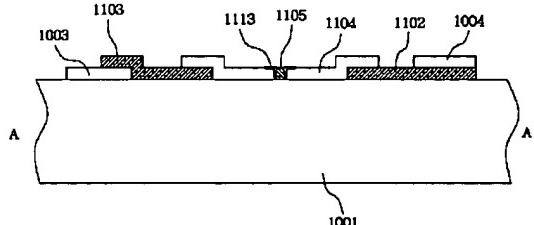
【図15】



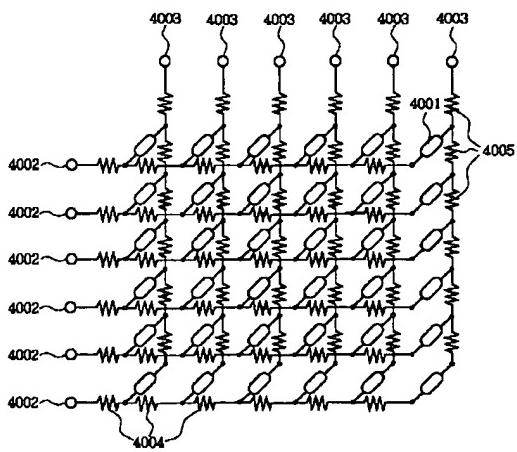
【図16】



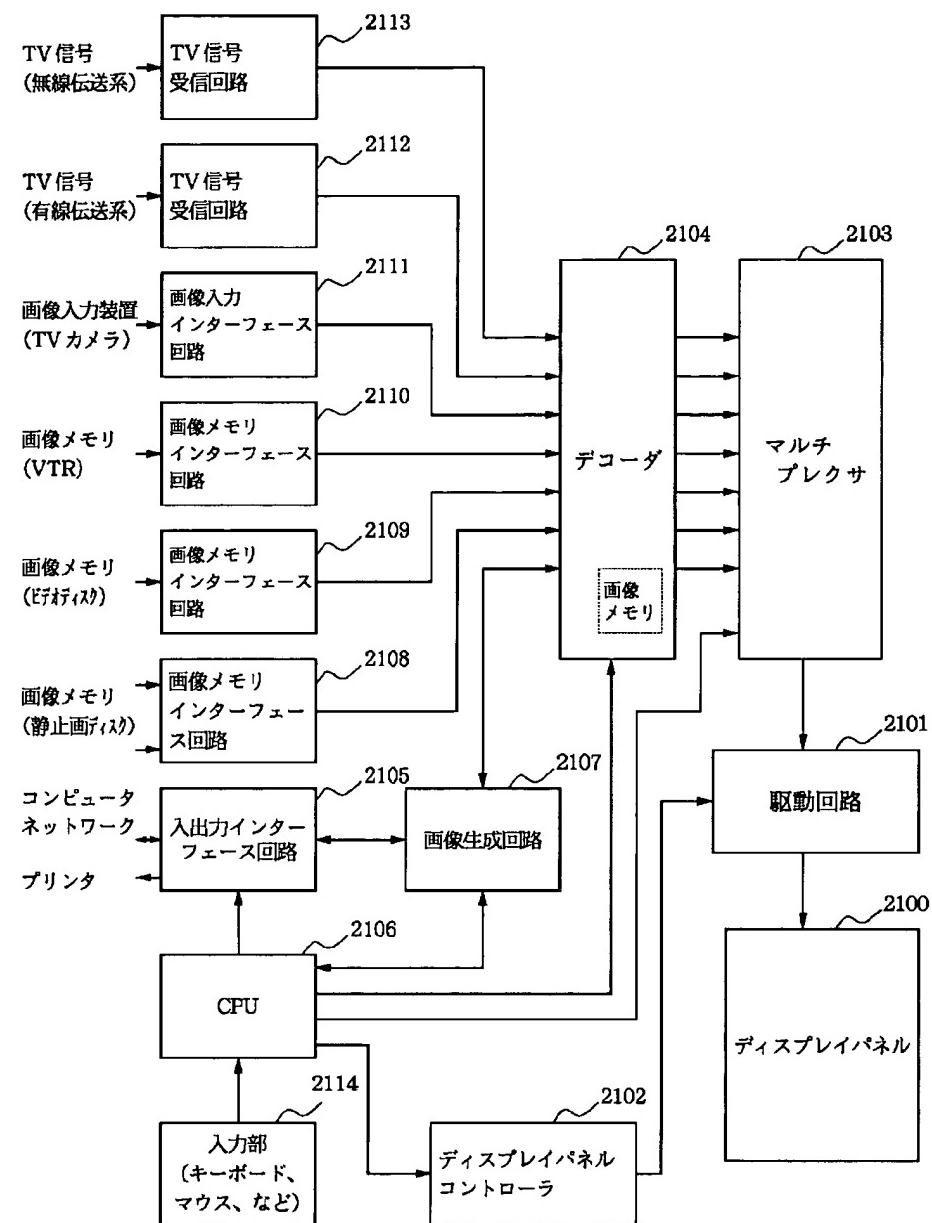
【図17】



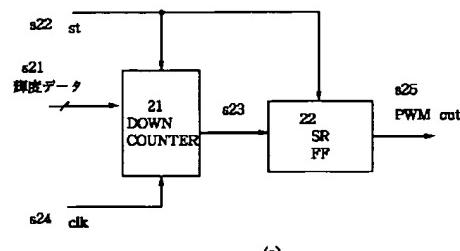
【図22】



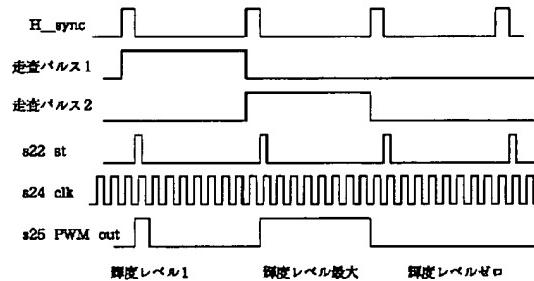
【図18】



【図23】



(a)



(b)